

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

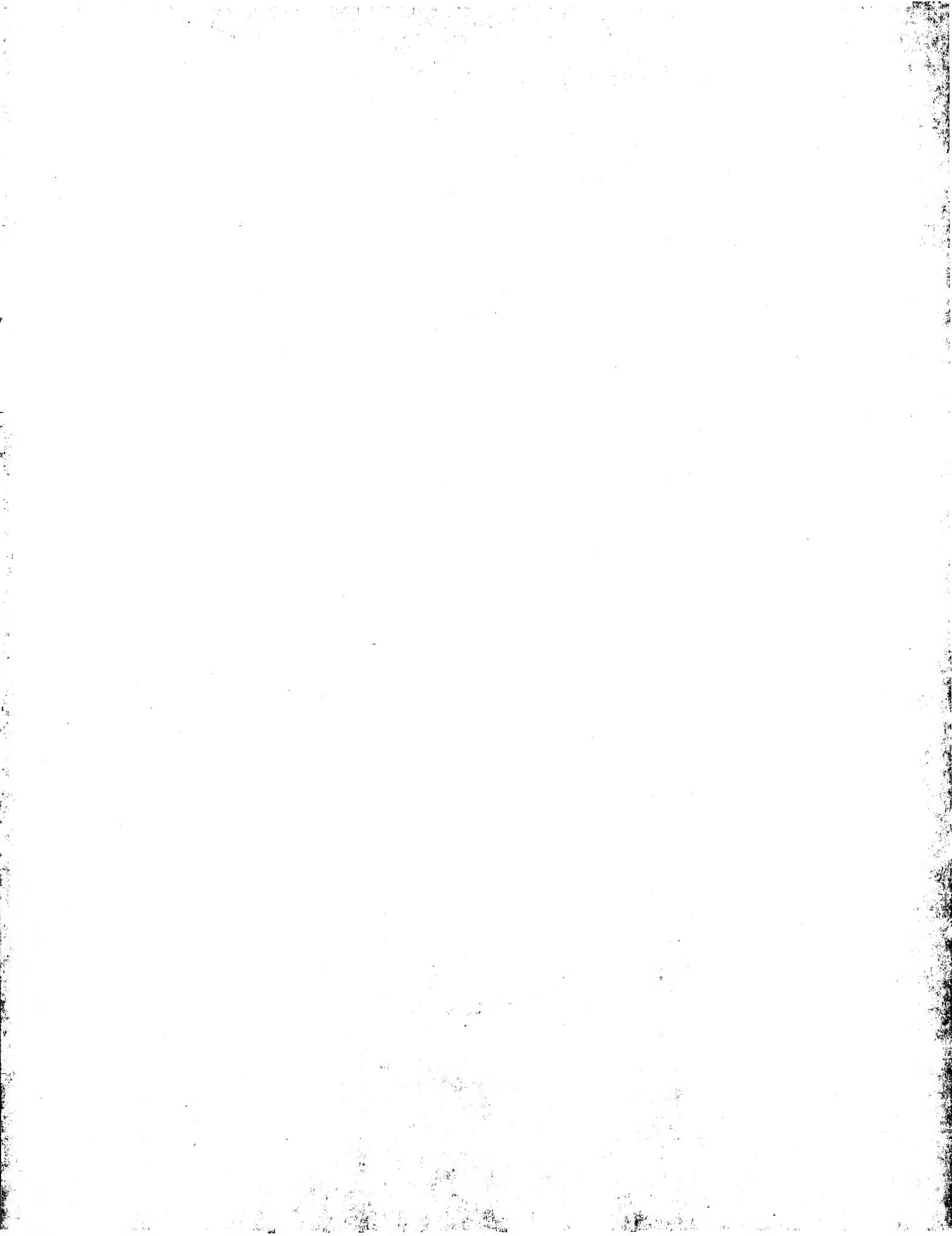
Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Problem Image Mailbox.**



Requested Patent JP63244654

Title: PLASTIC MOLDED TYPE INTEGRATED CIRCUIT DEVICE

Abstracted Patent JP63244654

Publication Date: 1988-10-12

Inventor(s): SAWATANI HIROMICHI

Applicant(s): TOSHIBA CORP

Application Number: JP19870076176 19870331

Priority Number(s):

IPC Classification: H01L23/28

Equivalents:

ABSTRACT:

PURPOSE: To cope with an increase in the number of semiconductor chips to be mounted, by a method wherein two or more insulating substrates are arranged on an island of a lead frame, hybrid units are formed on individual insulating substrates and the units are sealed collectively so that the individual insulating substrates can be miniaturized.

CONSTITUTION: A hybrid integrated circuit 33 is composed of insulating substrates 331 and hybrid units. The insulating substrates 331 are fixed to an island 31 by using, e.g., an adhesive; the hybrid units are composed of conductor wiring parts 332 formed on the insulating substrates 331, two or more semiconductor chips 333 and wires 335. Also another hybrid integrated circuit 34 contains the hybrid units which are composed of insulating substrates 341, conductor wiring parts 342, semiconductor chips 343 and wires 345. If the hybrid units which are formed on the separate insulating substrates 331, 341 are plastic-sealed collectively and the number of the insulating substrates to be built in is decided appropriately, it is possible to miniaturize the individual insulating substrates.

THIS PAGE BLANK (USPTO)

⑫ 公開特許公報 (A)

昭63-244654

⑬ Int. Cl. 4

H 01 L 23/28

識別記号

厅内整理番号

E-6835-5F

⑬ 公開 昭和63年(1988)10月12日

審査請求 有 発明の数 1 (全5頁)

⑭ 発明の名称 樹脂封止型集積回路装置

⑮ 特 願 昭62-76176

⑯ 出 願 昭62(1987)3月31日

⑰ 発明者 沢 谷 博 道

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩
川工場内

⑱ 出願人 株式会社東芝

神奈川県川崎市幸区堀川町72番地

⑲ 代理人 弁理士 鈴江 武彦

外2名

明 細 書

1. 発明の名称

樹脂封止型集積回路装置

2. 特許請求の範囲

(1) リードフレームのアイランド上に配置された複数の基板と、

これらの各基板ごとに形成された複数のハイアリッド単位体と、

これらのハイアリッド単位体を一体的に封止する樹脂封止外囲器と、

を備えてなることを特徴とする樹脂封止型集積回路装置。

(2) 前記複数のハイアリッド単位体は、互いに異なる回路構成を有する単位体で組み合わされていることを特徴とする特許請求の範囲第1項記載の樹脂封止型集積回路装置。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

この発明はリードフレームのアイランド上に

固定された集積回路を樹脂封止して成る樹脂封止型集積回路装置に関する。

(従来の技術)

リードフレームのアイランド上に集積回路を固定して成る集積回路装置においては、半導体チップをじんまいから保護する目的等のために、一般に、上記集積回路を封止するようになっている。この封止の方法として、気密封止方法や樹脂封止方法がある。

第3図に樹脂封止型の集積回路装置の一例を示す。図において、11はリードフレームのアイランドであり、12は同じくリードである。13は上記アイランド11上に固定された集積回路である。14はアイランド11、リード12の基部部並びに集積回路13を一体的に封止する樹脂封止外囲器である。

上記集積回路13は例えばハイアリッド型の集積回路である。すなわち、この集積回路13は、アイランド11上に接着剤等により固定された基板13とこの基板13上に形成され

たハイアリッド単位体とから成る。このハイアリッド単位体は、絶縁基板131上に接着剤等により固定された複数の半導体チップ133と、絶縁基板131上に形成された導体配線133、それに、この導体配線133、半導体チップ133の電極、リード132を適宜接続するワイヤ134を有する。

第4図は、樹脂封止型集積回路装置の他の例の構成を示す断面図である。この樹脂封止型集積回路装置は、絶縁基板131に孔135を形成し、一部の半導体チップ133をこの孔135を介して接着剤等によりアイランド136に直接固定した点を除けば、先の第3図に示す装置とほぼ同じ構成を有する。したがって、第4図において、先の第3図と同じ同一機記を果す部分には同一符号を付す。

ところで、上述したような樹脂封止型集積回路装置においては、近年、機能の増大に伴なって搭載される半導体チップ133が増え、絶縁基板131が大型化してきている。その結果、次のような問

題が生じてきている。

(1) まず、1つは、絶縁基板131の大型化により、例えば、基板上に形成された複数の回路アーチの入出力特性の確認が難しくなり、その結果、装置の設計が難しくなってきていることである。これは、特に、顧客仕様ニーズが多いハイアリッド型の装置においては、短納期、低価格を実現する上で大きな障害となっている。この問題に対処するために、パターンをセル化することが考えられるが、ハイアリッド型の装置でこれを実現することは非常に難しい。

(2) また、1つは製造装置として大がかりな装置が必要となってきていることである。すなむち、アイランド136と絶縁基板131との接合の信頼性を高めるためには、絶縁基板131をアイランド136に貼りつけ固定する際、一定の圧力と温度によって接着剤を硬化させる必要がある。ここで、必要とする圧力は、基板面積に比例するので、絶縁基板131が大型化すれば、必要とする圧力も大きくなり、これを発生するための製造装置も当

然大型化する。例えば、現在、上記圧力としては10kg/cm²程度のものが必要である。このような圧力を得るには、非常に大きな製造装置が必要となる。したがって、今後、絶縁基板131が大型化していくことは、製造装置の設置スペースや設置経費等の面で大きな問題を生む可能性が極めて高い。

ところで、上述したような樹脂封止型集積回路装置においては、近年、機能の増大に伴なって搭載される半導体チップ133が増え、絶縁基板131が大型化してきている。その結果、次のような問題が生じてきている。

(3) さらに、1つは、完成品の品質が低下する可能性が高くなるということである。具体例の1つを挙げれば、例えば、絶縁基板131をアイランド136に固定する場合、絶縁基板131が大きいために、基板全体に圧力が均一に加わらず、十分な固定状態を得ることができない。また、接着剤を硬化後、ペイトが発生しやしかったり、温度や湿度の変化に対する伸縮量が大きい。このようなことから、樹脂封止後、使用環境によっては、使用に耐えられないものが生じる可能性が極めて高いわけである。

(発明が解決しようとする問題点)

以上述べたように、樹脂封止型集積回路装置においては、従来、絶縁基板の大型化に伴ない設計の困難化、製造装置の大型化、完成品の品質の低下等の問題が生じていた。

そこでこの発明は、絶縁基板の大型化に伴う設計の困難化、製造装置の大型化、完成品の品質の低下等の問題の発生を防止することができる樹脂封止型集積回路装置を提供することを目的とする。

【発明の構成】

(問題点を解決するための手段)

上記目的を達成するためにこの発明は、複数の絶縁基板をリードフレームのアイランド上に複数配置するとともに、各絶縁基板ごとにハイアリッド単位体を形成し、これらハイアリッド単位体を樹脂封止外器で一體的に封止するようとしたものである。

(作用)

上記構成によれば、搭載する半導体チップの数が増えても、内蔵する絶縁基板の数を適宜設定することにより、1つ1つの絶縁基板の小型化を

図ることができ、かつ各回路ブロックを各絶縁基板に分散することができるので、上述した問題を解決することができる。

(実施例)

以下、図面を参照してこの発明の一実施例を詳細に説明する。

第1図はこの発明の一実施例の構成を示す断面図である。

第1図において、31はリードフレームのアイランドである。32は同じくリードである。33、34はアイランド31上に構成されたハイアリッド型集積回路である。35はアイランド31、ハイアリッド型集積回路33、34並びにリード32の一部を一体的に封止する樹脂封止外殻器である。

上記ハイアリッド型集積回路33は絶縁基板331と、この絶縁基板331に形成されたハイアリッド単位体を有する。絶縁基板331は例えば接着剤によりアイランド31に固定されている。ハイアリッド単位体は、絶縁基板331の上に形

以上述べたようにこの実施例は、別々の絶縁基板331、341に形成されたハイアリッド単位体を一体的に樹脂封止するようにしたものである。

このような構成によれば、次のような効果を得ることができる。

(1) 絶縁基板の複数化により、各回路ブロックを各絶縁基板331、341に分散することができるので、各回路ブロックごとの入出力特性の確認等が容易となり、装置の設計が容易となる。また、絶縁基板の複数化により、予めセル等の分離されたライアラリを揃っておくことができるため、これらを適宜組み合わせることにより、容易にシステムを作り上げることができる。以上のような理由から、低価格を実現する上で設計の占めるウエイトが大きい顧客仕様の場合、短納期、低価格を実現することができる。

(2) 絶縁基板の数を適宜設定することにより、1つ1つの絶縁基板331、341を小型化することができる。その結果、その貼付け固定に必要な圧力を発生する絶縁の小型化を図ることができる。

成された導体配線332、複数の半導体チップ333並びにワイヤ334を有する。上記半導体チップ333の一部は例えば接着剤により絶縁基板331上に固定されている。また、一部は絶縁基板331に形成された孔335を介してアイランド31上に例えば接着剤により固定されている。また、半導体チップ333の電極、導体配線332、ワイヤ334は上記ワイヤ334によって適宜接続されている。

なお、ハイアリッド型集積回路331も同様に、絶縁基板331と、導体配線332、半導体チップ333並びにワイヤ334から成るハイアリッド単位体を有する。また、半導体チップ333の一部は、絶縁基板331に形成された孔335を介してアイランド31に固定されている。そして、絶縁基板331は、ハイアリッド型集積回路331の絶縁基板331とは別個に形成されている。また、各絶縁基板331、341に形成されたハイアリッド単位体は、異なる回路構成をもつよう設定されている。

これにより、この装置の設置スペースの縮小や設置座面の低減を図ることができる。また、製造ラインの必要な箇所に容易に搬入付けることができるため、既存の製造ラインを使った自動化が可能である。

(3) 絶縁基板331、341の小型化が可能なので、アイランド31への貼付け固定時、1つの基板全体に均等に圧力をかけることができ、信頼性の高い接合を得ることができる。

なお、信頼性に関しては、この他にも次のようなものが挙げられる。

(4) 伸縮量に対して各絶縁基板331、341の伸縮量が小さいため、配線切れ、基板割れ、ストレスの付加による半導体チップの特性の変化を防ぐことができる。

(5) 導体配線332を短くすることができる、インピーダンスの増加による電力損失の増加、動作速度の遅延を防ぐことができる。

以上この発明の一実施例を詳細に説明したが、この発明はこのような実施例に限定されるもので

はない。

例えば、絶縁基板の数は2つ以上であればいくつでもよい。第2図は4つの絶縁基板11～14を設ける場合を示す。

また、この発明は、導体配線を少なくともワイヤ接続用の電極取り出し部を通して絶縁被膜で被覆した部品や集積回路を絶縁物でなる取納部に収納した状態で樹脂封止した部品にも適用可能などとは勿論である。

この他にも発明の要旨を逸脱しない範囲で種々様々実用実施可能なことは勿論である。

【発明の効果】

以上述べたようにこの発明によれば、搭載する半導体チップの増加に伴う設計の複雑化、製造装置の大型化、品質の低下を防止することができる。

4. 図面の簡単な説明

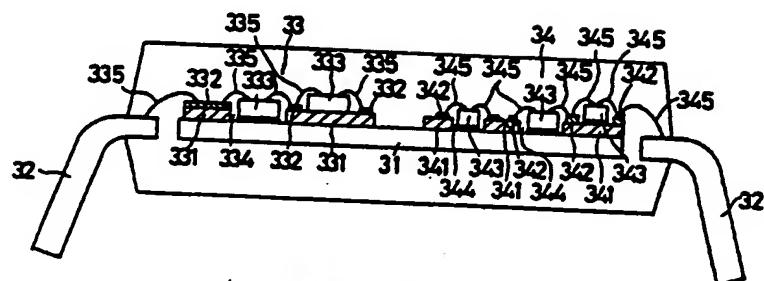
第1図はこの発明の一実施例の構成を示す断面図、第2図はこの発明の他の実施例の構成を示す斜視図、第3図及び第4図はそれぞれ従来の樹

特開昭63-244654(4)

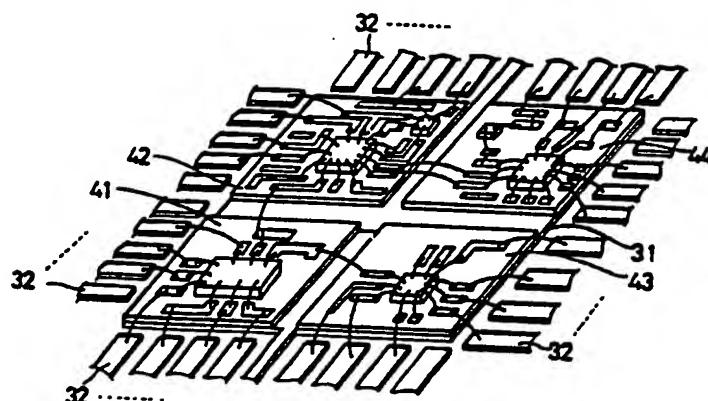
樹脂封止型集積回路装置の異なる構成を示す断面図である。

31—アイランド、32—リード、33, 34—集積回路、35—樹脂封止外層部、331, 341, 41～44—絶縁基板、333, 343—導体配線、333, 343—半導体チップ、334, 344—孔、335, 345—ワイヤ。

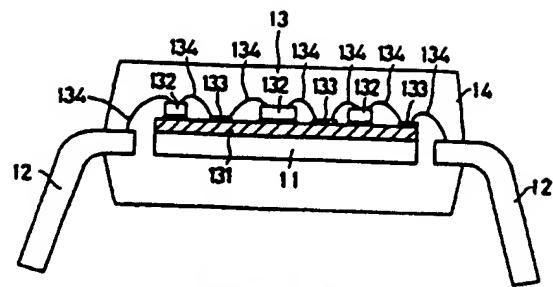
出願人代理人弁理士鈴江武彦



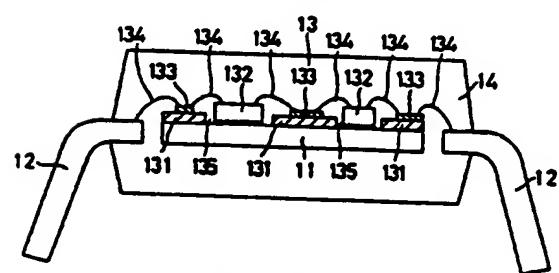
第1図



第2図



第3図



第4図

THIS PAGE BLANK (USPTO)